МИНИСТЕРСТВО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

ВЯТСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ

Электротехнический факультет

Кафедра электротехники и электроники

ИССЛЕДОВАНИЕ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ

Методические указания к лабораторной работе №4

Дисциплины "Информационно-измерительная техника и электроника. Часть II", "Физические основы электроники"

Специальности 1001, 1002, 1004, 1813

Печатается по решению редакционно-издательского совета Вятского государственного университета

УДК 621.382.049.77(07) И889

Рецензент: кандидат технических наук, доцент А.Г. Корепанов

Составители: кандидат технических наук, доцент И.Л. Кривошеин,

старший преподаватель Ю.В. Кротов,

преподаватель А.С. Морозов, преподаватель В.А. Хлебников.

Редактор Е.Г. Козвонина

Бесплатно

Подписано в печать Бумага офсетная Заказ № 297 Усл.печ.л. 1,1

Печать копир Aficio 1022

Тираж 52 экз.

Текст напечатан с оригинала-макета, представленного составителями

610000, г. Киров, ул. Московская, 36 Оформление обложки, изготовление – ПРИП ВятГУ

© Вятский государственный университет, 2004

1. ЦЕЛЬ РАБОТЫ

Ознакомиться с функциональными особенностями основных логических элементов и простейших триггеров, выполненных на базе цифровых интегральных микросхем.

2. ОБЪЕКТ ИССЛЕДОВАНИЯ

2.1. Классификация интегральных микросхем

К микроэлектронным устройствам относятся интегральные микросхемы (ИМС), представляющие собой микроэлектронные изделия, выполняющие определенные функции обработки сигналов и имеющие высокую плотность размещения электрически соединенных элементов. Все элементы микросхемы и их соединения выполнены на общей подложке. Элементом ИМС называется ее часть, выполняющая функцию транзистора, резистора или конденсатора, не представляющая собой самостоятельного изделия.

По технологии изготовления ИМС делятся на две основные группы: полупроводниковые и гибридные.

Полупроводниковой называется ИМС, в которой все активные (диоды, транзисторы) и пассивные (резисторы, конденсаторы) элементы и их соединения выполнены в объеме и на поверхности полупроводниковой кремниевой подложки.

Гибридной называется ИМС, содержащая пассивные элементы и соединения в виде пленок, выполненных на поверхности диэлектрической подложки, а также активные компоненты (транзисторы, кристаллы бескорпусных полупроводниковых ИМС и др.).

ИМС представляют собой целые функциональные устройства, предназначенные для преобразования электрических сигналов. Их применение существенно повышает надежность, экономичность и быстродействие электронных устройств при одновременном снижении массогабаритных параметров и потребления энергии.

По характеру выполняемых функций различают аналоговые и цифровые (логические) ИМС.

В аналоговых ИМС выходной сигнал является непрерывной функцией входного сигнала. Из всего многообразия аналоговых ИМС следует выделить интегральный операционный усилитель, обладающий большими функциональными возможностями и универсальностью применения.

Цифровые ИМС выполняют операции с дискретными сигналами (в виде напряжений), принимающими два значения (уровня). Одному из уровней присваивается символ "1" (единица), другому – "0" (нуль). Например, в широко распространенной ИМС серии К155 (питание +5.0 В) принято обозначать "0" низкий уровень напряжения (от 0 до +0.4 В), а "1" - высокий уровень (от +2.4 до 5.0 В). В основу описания цифровых ИМС положена двоичная система счисления, в соответствии с которой электрическое состояние и работу ИМС характеризуют уровнями сигналов на входе и выходе, выраженными цифрами ("0" и "1") двоичной системы.

Для преобразования аналоговых сигналов в цифровые и цифровых в аналоговые служат аналого-цифровые (АЦП) и цифро-аналоговые (ЦАП) преобразователи, которые выпускаются в виде ИМС.

По выполняемым функциям цифровые ИМС подразделяются на два больших класса: комбинационные схемы (логические устройства), характеризующиеся отсутствием памяти и в которых состояние выходов однозначно определяется уровнями входных сигналов в данный момент времени, и последовательностные устройства (дискретные автоматы с памятью), состояние которых определяется не только уровнями входных сигналов в данный момент времени, но и состоянием ИМС в предыдущий момент из-за наличия внутренней памяти.

Примерами комбинационных схем являются логические элементы, электронные ключи, дешифраторы, большинство арифметических устройств и др. Последовательностными устройствами являются триггеры, счетчики, регистры, запоминающие устройства.

В соответствии с принятой системой (ОСТ 11073915-80), обозначение ИМС содержит четыре элемента. Первый элемент - цифра, указывающая группу микросхемы по конструктивно-технологическому признаку: 1,5,6,7, - полупроводниковые; 2,4,8 - гибридные; 3 - прочие. Второй элемент - две цифры, указывающие номер разработки данной серии. Первый и второй элементы обозначают серию микросхем. Третий элемент - две буквы, обозначающие функциональную подгруппу и вид микросхемы. Например, УТ, УН, УД - усилители постоянного тока, низкой частоты, операционные, соответственно. Логические элементы: "И" - ЛИ; "ИЛИ" - ЛЛ; "НЕ" - ЛН; "И-НЕ" - ЛА; "ИЛИ-НЕ" - ЛЕ. Триггеры: Шмитта - ТЛ; Т - триггер - ТТ; RS- триггер - ТР; счетчики - ИЕ. Четвертый элемент - порядковый номер разработки ИМС в серии.

Пример: 155ЛАЗ - полупроводниковая ИМС серии 155, выполняющая функцию "И-НЕ", номер разработки в серии 3.

- 2.2. <u>Логические элементы</u> представляют собой электронные устройства с m входами и n выходами, выполняющие логические операции над цифровой информацией, то есть преобразующие входную информацию в выходную по правилам алгебры логики. Основные логические преобразования включают три элементарные операции:
 - 1) операцию $\boldsymbol{\mathit{H}}$ (логическое умножение или конъюнкцию): Y= $X_1*X_2*_{\dots}*X_m$;
 - 2) операцию **ИЛИ** (логическое сложение или дизъюнкцию): $\underline{Y} = Y_1 + Y_2 + ... + Y_m$;
 - 3) операцию *HE* (логическое отрицание или инверсию): $Y = \bar{X}$.

Более сложные логические операции можно свести к элементарным преобразованиям.

Число входов в логических элементах может быть разным, но входы каждого элемента равнозначны. Некоторые из них при работе в конкретных устройствах не используются. Неиспользуемые входы в схемах И, И-НЕ соединяют с положительным зажимом источника питания, а в схемах ИЛИ, ИЛИ-НЕ - с общим проводом.

На принципиальной схеме логический элемент изображают прямоугольником, внутри которого ставится изображение указателя функции. Линии с левой стороны прямоугольника показывают входы, с правой - выходы элемента. Условное

обозначение назначения выводов приведено в приложении. Название логического элемента определяется названием выполняемой им логической операции (функции).

Графическое изображение элемента И, имеющего два входа, показано на рис.1а. Выходной сигнал У элемента И принимает значение 1 только в том случае, если сигналы такого же уровня одновременно поданы на все его входы. Это наглядно иллюстрирует электрический аналог (рис.1б). Кнопки SB1 и SB2 с замыкающими контактами имитируют электрические сигналы на входе аналога, а лампа HL индицирует уровень выходного сигнала. Разомкнутое состояние контакта кнопки соответствует сигналу нулевого значения, замкнутое - единичного значения. Цепь с источником GB замкнута, и лампа горит лишь при замкнутых одновременно контактах обеих кнопок.

На рис. 1_8 приведены временные диаграммы, отображающие работу элемента И, а на рис. 1_8 - таблица состояний (истинности), которая дает полное представление о состоянии элемента и логической связи между входными и выходными сигналами.

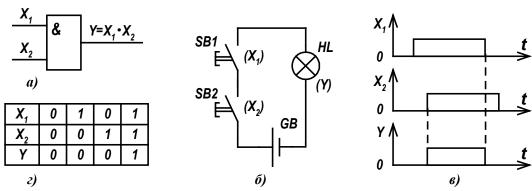


Рис.1. Логический элемент И

На рис.2a дано условное обозначение логического элемента ИЛИ, имеющего два входа. Выходной сигнал Y этого элемента принимает значение 1 при подаче единичного сигнала хотя бы на один любой вход или сразу на оба входа. Принцип действия элемента ИЛИ иллюстрирует электрический аналог (рис.26) и поясняют временные диаграммы (рис.26), а таблица истинности (рис.27) описывает состояние элемента и связь между входными и выходным сигналами.

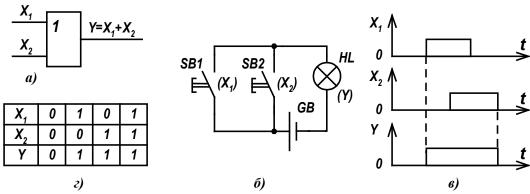


Рис.2. Логический элемент ИЛИ

Логический элемент НЕ или инвертор (рис.3a) имеет один вход и один выход. Выходной сигнал всегда противоположен входному, поэтому выход называют инверсным и обозначают его небольшим кружком. Электрический аналог элемента НЕ (рис.3 δ) имеет кнопку SB с размыкающим контактом, за счет чего и обеспечивается инверсия сигнала. Временные диаграммы и таблица состояний инвертора представлены на рис.3 ϵ и рис.3 ϵ .

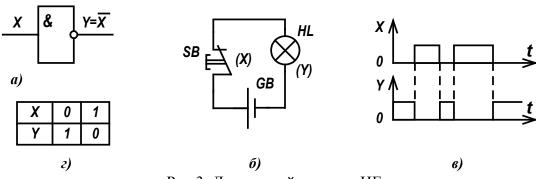


Рис.3. Логический элемент НЕ

Набор из элементов И, ИЛИ, НЕ образует полную систему логических функций, так как он позволяет выполнять все логические операции, встречающиеся в практике. Полная система также может быть образована универсальными логическими элементами И-НЕ либо ИЛИ-НЕ.

На рис.4a дано условное обозначение двухвходового логического элемента И-НЕ, являющегося комбинацией элементов И и НЕ и реализующего функцию $Y = \overline{X_1 \cdot X_2}$. Из электрического аналога его (рис.4b) видно, что при замкнутых контактах кнопок SB1 и SB2 (сигналы на входах X_1 и X_2 имеют нулевой уровень) цепь замкнута и лампа HL горит (выходной сигнал Y=1). Нажатие на одну из кнопок ($X_1=1, X_2=0$ либо $X_1=0, X_2=1$) не меняет состояния схемы. При одновременном нажатии на обе кнопки ($X_1=1, X_2=1$) цепь размыкается, и лампа гаснет (Y=0). Эти режимы и описывают таблица состояний (рис.4a) и временная диаграмма (рис.4a).

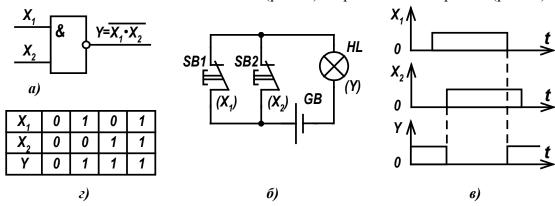


Рис.4. Логический элемент И-НЕ

Используя только элементы И-НЕ, можно реализовать основные логические функции НЕ, И, ИЛИ (рис.5).

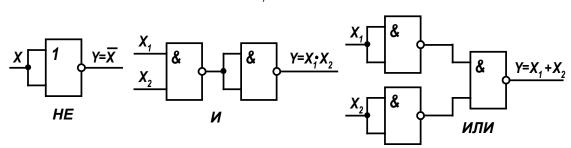


Рис. 5. Реализация основных логических функций на элементах И-НЕ

На основе логических элементов можно выполнить такие устройства, как мультивибраторы, триггеры и др.

На рис. 6a приведена схема мультивибратора (автогенератора прямоугольных импульсов), собранная на двух элементах И-НЕ, а на рис. 6a - временные диаграммы напряжений (потенциалов относительно общего провода) на его элементах. Такой мультивибратор имеет два парафазных выхода (сигнал на одном из выходов является инверсией сигнала на другом выходе). Если R_1 = R_2 и C_1 = C_2 , то сигналы на обоих выходах имеют одинаковые временные параметры, и такой мультивибратор называется симметричным.

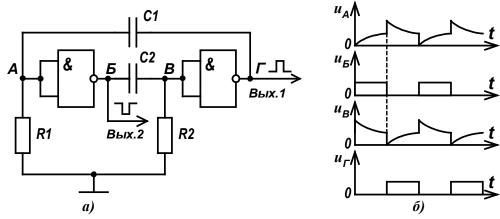


Рис. 6. Мультивибратор

2.3. Триггеры

Простейшими цифровыми автоматами с памятью являются триггеры. Триггер - это устройство последовательностного типа с двумя устойчивыми состояниями, предназначенное для записи и хранения информации. Под действием входных сигналов триггер может переключаться из одного устойчивого состояния в другое. При этом напряжение на его выходах скачкообразно изменяется.

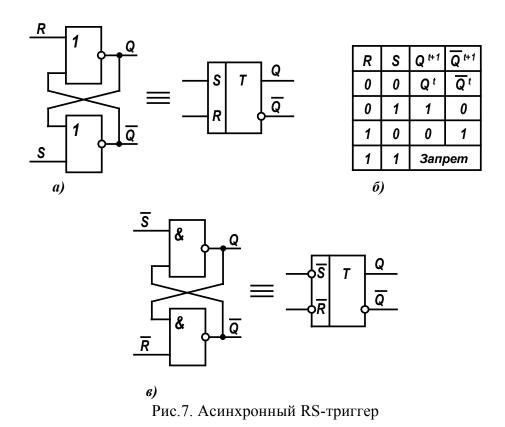
Как правило, триггер имеет два выхода: прямой и инверсный. Число входов зависит от структуры и функций, выполняемых триггером. По способу записи информации триггеры делят на асинхронные и синхронные (тактируемые). Состояние асинхронного триггера определяется информационными сигналами, действующими на входах в данный момент времени. Если информация заносится в триггер только в момент действия так называемого синхронизирующего сигнала, то такой триггер называют синхронным или тактируемым. Помимо информационных входов

синхронизируемые триггеры имеют тактовый вход (вход синхронизации). В цифровой технике приняты следующие обозначения входов триггеров:

- S раздельный вход установки в единичное состояние (напряжение высокого уровня на прямом выходе Q);
- R раздельный вход установки в нулевое состояние (напряжение низкого уровня на прямом выходе Q);
- D информационный вход (на него подается информация, предназначенная для занесения в триггер);
 - С вход синхронизации;
 - Т счетный вход.

2.3.1. Асинхронный RS-триггер

В зависимости от логической структуры различают RS-триггеры с прямыми и инверсными входами. Их схемы и условные обозначения приведены на рис.7. Триггеры такого типа построены на двух логических элементах: 2ИЛИ-НЕ - триггер с прямыми входами (рис.7а), 2И-НЕ - триггер с инверсными входами (рис.7в). Выход каждого из элементов подключен к одному из входов другого элемента, что обеспечивает триггеру два устойчивых состояния. На рис.76 и рис.7г приведены таблицы истинности для каждого из этих триггеров.



Здесь и далее Q^t и \overline{Q}^t обозначают уровни, которые были на выходах триггера до подачи на его входы так называемых активных уровней. Активным называют логический уровень выходного сигнала (независимо от логических уровней,

действующих на остальных входах). Для элементов ИЛИ-НЕ за активный уровень принимают высокий уровень, а для элементов И-НЕ - низкий уровень. Уровни, подача которых на один из входов не приводит к изменению логического уровня на выходе элемента, называют пассивными. Уровни Q^{t+1} и \overline{Q}^{t+1} обозначают логические уровни на выходах триггера после подачи информации на его входы.

Для триггера с прямыми входами $Q^{t+1}=1$ при S=1 и R=0; $Q^{t+1}=0$ при S=0 и R=1; $Q^{t+1}=Q^t$ при S=0 и R=0. При R=S=1 состояние триггера будет неопределенным, так как во время действия информационных сигналов логические уровни на выходах триггера одинаковы $Q^{t+1}=\bar{Q}^{t+1}=0$), а после окончания их действия триггер может равновероятно принять любое из устойчивых состояний. Поэтому такая комбинация входных сигналов является запрещенной. Режим S=1, R=0 называют режимом записи 1 (так как $Q^{t+1}=1$); режим S=0 и R=1 - режимом записи 0. Режим S=0, R=0 называется режимом хранения информации, так как информация на выходе остается неизменной.

Для триггера с инверсными входами режим записи логической 1 реализуется при $\overline{S}=0$ и $\overline{R}=1$, режим записи логического 0 - при $\overline{S}=1$ и $\overline{R}=0$. При $\overline{R}=\overline{S}=1$ обеспечивается хранение информации. Комбинация $\overline{R}=\overline{S}=0$ является запрещенной. Основной недостаток RS-триггера - их низкая помехоустойчивость.

2.3.2. Тактируемый D-триггер

Он имеет информационный вход D и вход синхронизации C. Одна из возможных структурных схем однотактного D-триггера и его условное обозначение показаны на рис.8a. Если уровень сигнала C=0, состояние триггера устойчиво и не зависит от уровня сигнала на информационном входе. При этом на входы RS-триггера с инверсными входами (элементы 3 и 4) поступают пассивные уровни ($\bar{R}=\bar{S}=1$). При подаче на вход синхронизации уровня C=1 информация на прямом выходе будет повторять информацию, подаваемую на вход D. Таким образом, при C=0 $Q^{t+1}=Q^t$, а при C=1 $Q^{t+1}=D$. Таблица истинности тактируемого D-триггера представлена на рис.8 \bar{b} .

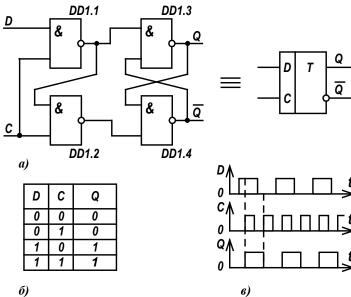


Рис.8 Схема и условное обозначение тактируемого D - триггера

Здесь Q^t означает логический уровень на прямом выходе до подачи импульса синхронизации, а Q^{t+1} - логический уровень на этом выходе после подачи импульса синхронизации.

На рис.8*в* изображены временные диаграммы тактируемого D-триггера. В таком триггере происходит задержка сигнала на выходе по отношению к сигналу, поданному на вход, на время паузы между синхросигналами. Для устойчивой работы триггера необходимо, чтобы в течение синхроимпульса информация на входе была неизменной.

Тактируемые D-триггеры могут быть с потенциальным и динамическим управлением. У первых из них информация записывается в течение времени, при котором уровень сигнала С = 1. В триггерах с динамическим управлением информация записывается только в течение перепада напряжения на входе синхронизации. Динамические входы изображают на схемах наклонной чертой. Если вершина наклонной черты обращена в сторону микросхемы, то триггер "срабатывает" по фронту входного импульса, если от нее - по срезу импульса.

2.3.2 Счетный Т-триггер

Его называют также триггером со счетным входом. Он имеет один управляющий вход T и два выхода Q и \overline{Q} (рис.9a). Информация на выходе такого триггера меняет свой знак на противоположный при каждом положительном (или при каждом отрицательном) перепаде напряжения на входе. В сериях выпускаемых микросхем T-триггеров, как правило, нет. Но триггер такого типа может быть создан на базе тактируемого D-триггера, если его инверсный выход соединить с информационным входом (рис.9 δ). Как видно из диаграммы на рис.9 ϵ , частота сигнала на выходе T-триггера в два раза ниже частоты сигнала на входе, поэтому такой триггер можно использовать как делитель частоты на два или как двоичный счетчик.

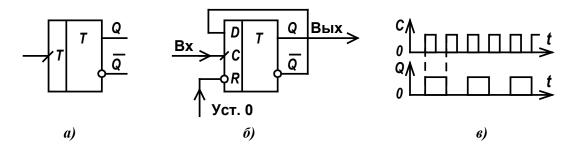


Рис.9. Счетный триггер

В сериях выпускаемых микросхем есть также универсальные ЈК-триггеры. При соответствующем подключении входной логики ЈК-триггер может выполнять функции триггера любого другого типа.

2.4. Распределители импульсов

управления ключевыми элементами различных преобразователей (управляемые выпрямители, преобразователи постоянного тока в переменный и др.) необходимо иметь управляющие импульсы, сдвинутые по фазе относительно друг друга. Например, для управления однофазным двухполупериодным выпрямителем распределитель импульсов трехфазного ПО ДВУМ каналам. ДЛЯ однополупериодного выпрямителя - по трем каналам, для мостового преобразователя постоянного напряжения в переменное - по четырем каналам и т. д.

В качестве простейшего распределителя импульсов по двум каналам может быть использован счетный триггер с двумя выходами (рис.10). Активные сигналы (например, единичного уровня) появляются на его выходах по очереди и их можно использовать для управлением управления однофазным двухполупериодным выпрямителем. Недостатком такого распределителя импульсов

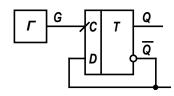


Рис.10. Делитель частоты

является большая длительность импульсов управления, которая не требуется для управления тиристорами, а лишь приводит к потерям энергии в цепях управления.

На рис.11a приведена схема распределителя импульсов, имеющего короткие импульсы на выходе благодаря двум элементам 2И-НЕ, которые обеспечивают на выходе такую же длительность проинвертированных импульсов, какую имеют импульсы и на входе схемы. На рис.116 приведены временные диаграммы работы такого распределителя импульсов.

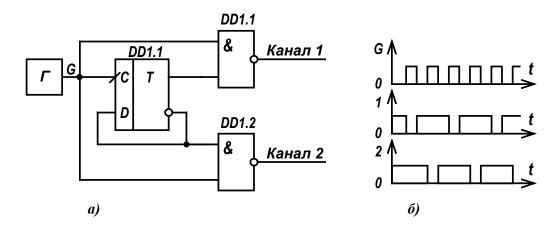


Рис.11. Распределитель импульсов по двум каналам

3. ОПИСАНИЕ ЛАБОРАТОРНОГО СТЕНДА

Лабораторный стенд состоит из панели, на которой закреплены микросхемы К155ЛАЗ и К155ТМ2, блок питания и светодиоды. На лицевой панели стенда изображены условные обозначения исследуемых логических элементов и выведены зажимы от выводов микросхем.

4. РАБОЧЕЕ ЗАДАНИЕ

- 4.1. Исследовать логический элемент HE. Собрать цепь по рис.5a и записать состояния входа и выхода в таблицу истинности данного элемента.
- 4.2. Исследовать элемент $2\mathbf{\textit{U}}$, собрав цепь по рис.5 δ и заполнить таблицу истинности.
- 4.3. Исследовать элемент **2ИЛИ**, собрав цепь по рис. 5*в* и составить таблицу истинности.
- 4.4. Собрать цепь **RS-триггер** по схеме рис.7в. При составлении таблицы истинности помните, что одновременно подавать на оба входа триггера логические нули запрещается.
- 4.5. Собрать цепь по рис.10 и исследуйте работу *D-триггера* в режиме делителя входных импульсов на два. Для упрощения подсчета числа импульсов на входе и выходе каждого элемента установлены светодиоды. Сосчитайте количество вспышек светодиодов на входе и выходе D-триггера за 1 минуту и постройте осциллограммы входных и выходных импульсов.
- 4.6. Собрать цепь по рис.11 *распределитель импульсов по двум каналам*. Изучить его работу, построить осциллограммы выходных импульсов генератора и выходов 1 и 2.
- 4.7. Зарисовать в отчет схемы на рис.12 и исследовать их работу. Записать состояния входов и выхода в таблицу истинности (рис. 13) для каждой схемы.
- 4.8 Собрать цепь по рис.14 и исследовать работу *полумостового преобразователя постоянного напряжения в переменное*. Зарисовать форму и определить параметры (амплитуду, частоту) переменного напряжения на нагрузке.

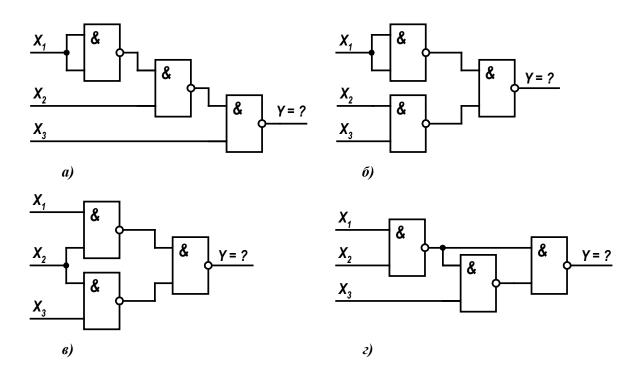


Рис.12. Исследование работы логических элементов

		Таблица М				
X ₁	0	1	0	1		1
X ₂	0	0	1	1	•	1
X_3	0	0	0	0	•	1
Υ	?	?	?	?		?

Рис.13. Пример оформления таблицы истинности

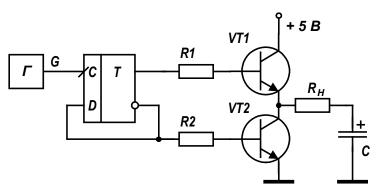


Рис.14. Полумостовой преобразователь напряжения

5. ОБОЗНАЧЕНИЯ, ИСПОЛЬЗУЕМЫЕ В СХЕМАХ

- 5.1. Обозначения выводов элементов. На рис.15 приведено условное обозначение выводов логических элементов.
 - 5.2. Обозначения функций элементов

ALU - арифметико-логическое устройство;

CD – шифратор;

СТ – счетчик;

DC – дешифратор;

G – мультивибратор;

G1 – одновибратор;

MUX – мультиплексор;

RAM - оперативная память;

RG – регистр;

ROM - постоянная память;

T – триггер;

ТН - триггер Шмитта;

ТТ - двухступенчатый триггер;

1 - операция ИЛИ;

& - операция И;

=1 - операция исключающее ИЛИ;

= = - операция сравнения;

- > усилитель;
- >> мощный усилитель;
- * нелогический элемент;

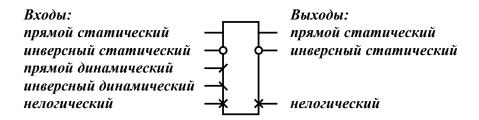


Рис.15. Обозначение указателей выводов

6. МЕТОДИЧЕСКИЕ УКАЗАНИЯ ПО СОСТАВЛЕНИЮ ОТЧЕТА

Отчет оформляется индивидуально каждым студентом. Схемы электрические принципиальные должны быть начерчены карандашом по линейке, а условнографические обозначения элементов на схемах должны быть выполнены согласно ГОСТ 10862-73 и иметь позиционное обозначение. Графики и осциллограммы выполняются крупно на отдельном листе, с указанием возле осей координат измеряемых величин и цены деления. Под каждым графиком и рисунком идет краткое и лаконичное название, например: "схема распределителя импульсов по двум каналам".

Содержание отчета

- 1. Титульный лист (с указанием автора отчета и преподавателя).
- 2. Цель работы.
- 3. Справочные данные исследуемых ИМС.
- 4. Принципиальные электрические схемы, использованные при исследовании выпрямителей.
 - 5. Таблицы наблюдений.
 - 6. Осциллограммы согласно рабочему заданию.
 - 7. Общий вывод по лабораторной работе.

7. КОНТРОЛЬНЫЕ ВОПРОСЫ

- 7.1. В чем отличие гибридных ИМС от полупроводниковых?
- 7.2. Назовите преимущества ИМС перед устройствами на дискретных элементах.
- 7.3. Нарисуйте схему транзисторного инвертирующего ключа (инвертора) и объясните принцип действия его.
 - 7.4. Объясните назначение конденсаторов в схеме мультивибратора.
 - 7.5. Нарисуйте схему логического элемента на диодах.
- 7.6. Используя логические элементы ИЛИ-НЕ, постройте логические схемы, выполняющие операции И, ИЛИ, НЕ, И-НЕ.

- 7.7. В чем заключается принципиальное различие аналоговых и цифровых ИМС?
 - 7.8. Почему RS триггер называют ячейкой памяти, бистабильной ячейкой?
 - 7.9. Нарисуйте схему делителя импульсов на 8 и на 16.
 - 7.10. Как можно записать информацию в бистабильную ячейку памяти?

8. ПРАВИЛА ТЕХНИКИ БЕЗОПАСНОСТИ ПРИ ВЫПОЛНЕНИИ ЛАБОРАТОРНЫХ РАБОТ

- 1. Каждый студент должен помнить, что, проводя опыты, он пользуется напряжением, опасным для жизни. Опасным для жизни считается напряжение переменного тока величиной 42 В и выше, ток 10 мА и более.
 - 2. Категорически запрещается:
- а) подключать цепь к источнику питания до проверки ее преподавателем или лаборантом;
- б) прикасаться к неизолированным токоведущим частям коммутационных и других электрических аппаратов, подводящим кабелям, проводам, клеммам и металлическим частям электрооборудования, находящимися под напряжением;
- в) вскрывать и разбирать электрооборудование, снимать крышки и защитные ограждения;
 - г) оставлять цепь под напряжением, если она находится без наблюдения;
- д) производить замену неисправных проводов и приборов, если цепь находится под напряжением.
- 3. Сборку электрических цепей для проведения опытов, поджатие ослабевших контактов и разборку цепей следует производить только при отключенном общем рубильнике (выключателе стенда).
- 4. При наладке цепи и производстве опытов не следует допускать резких перемещений ползунков реостатов, ручек ЛАТРов и других регулировочных устройств.
- 5. При поражении электрическим током каждый студент должен быстро освободить пострадавшего от воздействия тока, отключив общий рубильник на стенде (в лаборатории), оказать ему первую помощь и немедленно сообщить о случившемся преподавателю.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

- 1. Основы промышленной электроники / Под ред. В. Г. Герасимова. М.: Высш. шк., 1986.
- 2. Жеребцов И. П. Основы электроники / И. П. Жеребцов. Л.: Энергоатомиздат, 1985.
- 3. Зельдин Е. А. Цифровые интегральные микросхемы в информационно-измерительной аппаратуре / Е. А. Зельдин. Л.: Энергоатомиздат, 1986.
- 4. Горбачев Г. Н. Промышленная электроника / Г. Н. Горбачев, Е. Е. Чаплыгин. М.: Энергоатомиздат, 1988.